

⑬ BUNDESREPUBLIK
DEUTSCHLAND



DEUTSCHES
PATENTAMT

⑫ Off nlegungsschrift
⑪ DE 39 14055 A 1

⑳ Aktenzeichen: P 39 14 055.5
㉑ Anmeldetag: 28. 4. 89
㉒ Offenlegungstag: 31. 10. 90

⑤ Int. Cl. 5:
H 01 L 27/04
H 01 L 23/50
H 01 L 21/18
G 11 C 11/34
// H 05K 3/48

DE 39 14055 A 1

㉑ Anmelder:
Deutsche Thomson-Brandt GmbH, 7730
Villingen-Schwenningen, DE

㉒ Erfinder:
Füldner, Friedrich, Dipl.-Ing., 7730
Villingen-Schwenningen, DE

㉓ Für die Beurteilung der Patentfähigkeit
in Betracht zu ziehende Druckschriften:

DE-OS	37 39 985 A1
DD	80 11 119
GB	21 44 911 A
GB	12 40 789
EP	00 52 309 A1

㉔ Halbleiter-Bauteil mit einer Siliziumscheibe

Bei einem Halbleiter-Bauteil mit einer Siliziumscheibe (1) mit aufgetragenen Schaltungen mit Halbleiterfunktionen soll die Zahl der pro Flächeneinheit untergetragenen Halbleiterfunktion erhöht werden.
Erfindungsgemäß ist jeweils auf beide Seiten der Siliziumscheibe (1) eine Schaltung (2) aufgetragene.
Insbesondere Halbleiter-Bauteil zur Realisierung von EPROMs, RAMs.

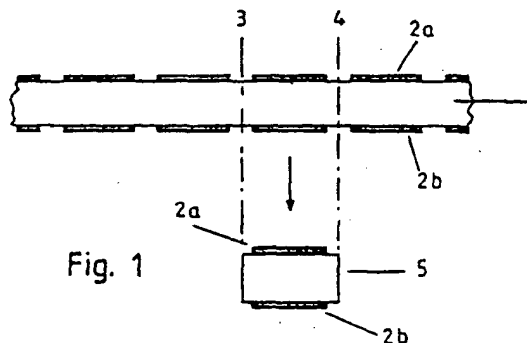


Fig. 1

DE 39 14055 A 1

Beschreibung

Die Erfindung geht aus von einem Halbleiter-Bauteil gemäß dem Oberbegriff des Anspruchs 1.

Eur Herstellung sogenannter Chips ist es bekannt, auf eine Seite einer Siliziumscheibe durch mehrere aufeinanderfolgende technologische Vorgänge mit Masken, Belichtung, Diffundierung und dgl. jeweils eine Schaltung mit einer Vielzahl von Halbleiterfunktionen aufzubringen, die dann in einer geringen Oberflächentiefe der Siliziumscheibe realisiert ist. Die Siliziumscheibe, die auf einer Seite eine Vielzahl derartiger vorzugsweise gleicher Schaltungen trägt, wird anschließend zwischen den einzelnen Schaltungen gebrochen, so daß einzelne sogenannte Chips aus je einem Teil der gesamten Siliziumscheibe mit der aufgetragenen Schaltung entstehen. Dieses Chip wird mit der nicht mit der Schaltung versehenen Seite auf eine Trägerplatte aufgebracht. Auf der Trägerplatte vorgesehene Anschlüsse werden über dünne Drähte mit den einzelnen Anschlüssen des Chip verbunden, nämlich "gebondet".

Die Zahl der Halbleiter-Funktionen, die auf einer Flächeneinheit untergebracht werden kann, ist dabei durch Grenzen in den Maßen der einzelnen Halbleiter und der technologischen Prozesse begrenzt. Je nach der angewandten Technologie können auf einem mm² mehrere Hundert oder mehrere Tausend Halbleiterfunktionen realisiert werden.

Der Erfindung liegt die Aufgabe zugrunde, die Zahl der pro Flächeneinheit realisierbaren Halbleiterfunktionen zu erhöhen.

Diese Aufgabe wird durch die im Anspruch 1 angegebene Erfindung gelöst. Vorteilhafte Weiterbildungen der Erfindung sind in den Unteransprüchen angegeben.

Durch die erfindungsgemäße Lösung wird somit die Zahl der pro Flächeneinheit realisierbaren Halbleiterfunktionen verdoppelt. Vorzugsweise sind auf die beiden gegenüberliegenden Seiten der Siliziumscheibe oder des Teils der Siliziumscheibe, die später ein Chip bildet, identische Schaltungen aufgebracht. Es können auch unterschiedliche Schaltungen einander gegenüberliegend auf eine Scheibe aufgebracht sein. Die beiden gegenüberliegenden Schaltungen arbeiten vorzugsweise unabhängig voneinander. Durch die übliche Dicke der Siliziumscheibe von etwa 0,4 mm ist eine ausreichende Entkopplung der auf beiden Seiten vorgesehenen Schaltungen gewährleistet. Das erfindungsgemäße Bauteil ist allgemein zur Bildung von Chips und integrierten Schaltungen geeignet, insbesondere zur Realisierung von logischen Schaltungen wie EPROMs, RAMs und dgl. Anstelle der Siliziumscheibe kann auch eine Scheibe aus einem anderen Halbleiter-Material verwendet werden, das für die Herstellung von Schaltungen mit Halbleiter-Funktionen in der beschriebenen Art geeignet ist.

Die Erfindung wird anhand der Zeichnung erläutert. Darin zeigen

Fig. 1 eine erfindungsgemäß ausgebildete Siliziumscheibe und

Fig. 2 die Anbringung eines erfindungsgemäß ausgebildeten Chips an einer Trägerplatte.

Fig. 1 zeigt eine Siliziumscheibe 1 mit einer Dicke von etwa 0,4 mm. Auf der oberen Seite der Scheibe 1 ist eine Vielzahl von identischen Schaltungen 2a mit bekannten technologischen Verfahren gebildet. Die einzelnen Schaltungen 2a haben z.B. eine Abmessung von 10 x 10 mm. Entsprechend ist auf der unteren Seite der Scheibe 1 eine Vielzahl von Schaltungen 2b gebildet, die

deckungsgleich den Schaltungen 2a gegenüber liegen. Durch die Dicke der Scheibe 1 ist eine ausreichende Trennung und Entkopplung zwischen den Schaltungen 2a und 2b gewährleistet. Die Scheibe 1 ist so groß, daß auf jeder Seite eine Vielzahl von mehreren Hundert derartigen Schaltungen vorgesehen sein kann. Nachdem die Scheibe 1 mit der Vielzahl von Schaltungen versehen ist, wird die Scheibe an Schnittstellen 3, 4 geritzt und dann gebrochen, so daß einzelne Chips 5 je mit einer Schaltung 2a auf der Oberseite und einer Schaltung 2b auf der Unterseite entstehen.

In Fig. 2 ist ein Chip 5, das gemäß Fig. 1 hergestellt wurde, in eine Öffnung einer Trägerplatte 6 eingesetzt und am Rand mit dieser verklebt. Die Trägerplatte 6 trägt auf der Oberseite Anschlüsse 8a und auf der Unterseite Anschlüsse 8b, die über Drähte 7a und 7b mit den entsprechenden Anschlüssen der Schaltung des Chip 5 verbunden, nämlich "gebondet" sind.

Jeweils ein Chip 5 kann auch innerhalb der Trägerplatte 6 rahmenförmig eingespannt sein. Die Anordnung nach Fig. 2 bildet einen sogenannten integrierten Schaltkreis, z.B. eine logische Schaltung in Form eines EPROM oder RAM.

Patentansprüche

1. Halbleiter-Bauteil mit einer Siliziumscheibe, auf deren Oberfläche eine Schaltung mit einer Vielzahl von Halbleiter-Funktionen ausgebildet ist, dadurch gekennzeichnet, daß auf beide Seiten der Scheibe (1) eine Schaltung (2a, 2b) aufgebracht ist.
2. Bauteil nach Anspruch 1, dadurch gekennzeichnet, daß auf beide Seiten einer gegenüber einer Schaltung (2) großen Scheibe (1) deckungsgleich gegenüberliegend je eine Vielzahl von Schaltungen (2a, 2b) aufgebracht ist, derart, daß durch Brechung der Scheibe (1) einzelne Chips (5) mit zwei getrennten Schaltungen (2a, 2b) auf beiden Seiten entstehen.
3. Bauteil nach Anspruch 1, dadurch gekennzeichnet, daß ein Chip (5) in eine Öffnung einer Trägerplatte (6) eingesetzt ist (Fig. 2).
4. Bauteil nach Anspruch 2, dadurch gekennzeichnet, daß die Schaltungen (2a, 2b) auf beiden Seiten identisch sind.
5. Bauteil nach Anspruch 1, dadurch gekennzeichnet, daß die Schaltungen logische Schaltungen wie EPROMs, RAMs darstellen.

Hierzu 1 Seite(n) Zeichnungen

— Leerseite —

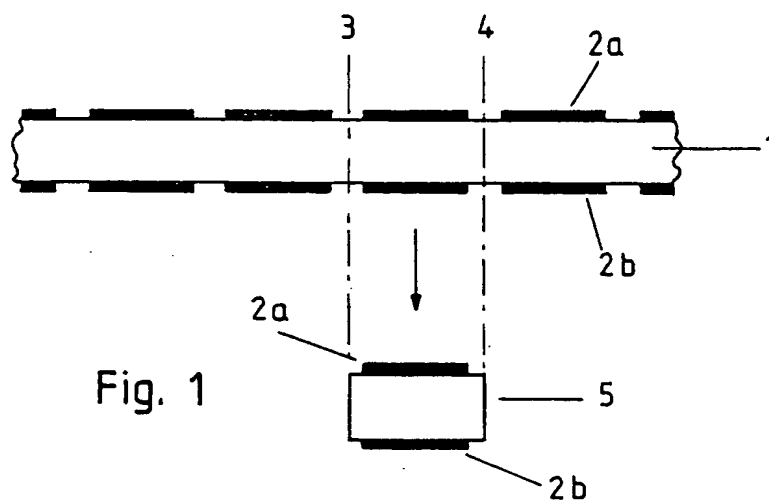


Fig. 1

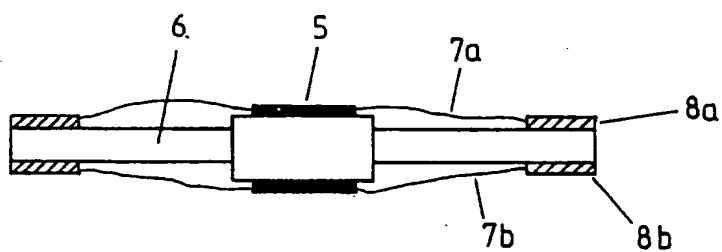


Fig. 2

Semiconductor component with silicon disc - has circuit on either side of disc i.e. EPROM RAM etc.

Patent Number: DE3914055
Publication date: 1990-10-31
Inventor(s): FUELDNER FRIEDRICH DIPL ING (DE)
Applicant(s): THOMSON BRANDT GMBH (DE)
Requested Patent: DE3914055
Application Number: DE19893914055 19890428
Priority Number(s): DE19893914055 19890428
IPC Classification: G11C11/34; H01L21/18; H01L23/50; H01L27/04
EC Classification: H01L27/06E2
Equivalents:

Abstract

On the surface of the silicon disc is formed a circuit with a number of semiconductor functions. On either side of the disc (1) is formed a circuit (2a,b). Pref. a large disc carries such circuits in precise alignment each with a number of circuits.

By breaking-up the disc, individual chips (5) with the partial circuits are formed. The chip may be inserted in an aperture of the support plate. The partial circuits on both sides may be identical, i.e. logic circuits, such as APROMs, RAMs etc.

ADVANTAGE - Increased number of semiconductor functions per unit of surface.

Data supplied from the esp@cenet database - I2

DOCKET NO: W8B-INF-1852

SERIAL NO: _____

APPLICANT: Michael Sommer

LERNER AND GREENBERG P.A.

P.O. BOX 2480

HOLLYWOOD, FLORIDA 33022

TEL. (954) 925-1100